

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11) Publication number: 1020020006343 A
(43) Date of publication of application: 19.01.2002

(21) Application number: 1020000039957

(71) Applicant:

AMKOR TECHNOLOGY
KOREA, INC.

(22) Date of filing: 12.07.2000

(72) Inventor:

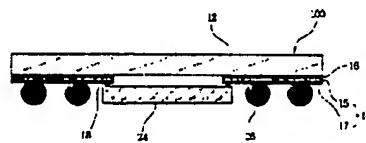
JUNG, TAE BOK

(51) Int. Cl H01L 23/02

(54) SEMICONDUCTOR PACKAGE AND MANUFACTURING METHOD THEREOF

(57) Abstract:

PURPOSE: A semiconductor package is provided to maximize heat radiation of a semiconductor chip, by using a thin member like a circuit film, a printed circuit board and conductive ink so that the semiconductor chip is exposed to the exterior and the size and thickness of the semiconductor package is reduced.



CONSTITUTION: Glass(12) is of a predetermined size. A member including a conductive material for input and output is adhered to the glass by using an adhesion element. The semiconductor chip(24) is adhered along the conductive material exposed to the edge of the inner portion of the member by a bumper melting. A plurality of withdrawal terminals(26) are adhered to the conductive material exposed to the member near the semiconductor chip.

© KIPO 2002

Legal Status

Date of request for an examination (20020515)

Final disposal of an application (application)

특 2002-0006343

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. H01L 23/02	(11) 공개번호 특 2002-0006343 (43) 공개일자 2002년01월19일
(21) 출원번호 10-2000-0039957	
(22) 출원일자 2000년07월12일	
(71) 출원인 엠코 테크놀로지 코리아 주식회사 주소 광주 북구 대촌동 957	마이클 디. 오브라이언 정태복
(72) 발명자 서울특별시 노원구 상계동 1256번지 은빛아파트 209-1310호	
(74) 대리인 허상훈	
설명구 : 없음	
(54) 반도체 패키지 및 그 제조방법	

요약

본 발명은 일면에 부착된 글래스를 통하여 반도체 험에 광신호를 수신할 수 있도록 제조되는 COO(Coupled Device) 패키지를 보다 경박한 소화로 제조하고 인출단자의 수를 증가시켜 성능을 향상시킬 수 있도록 한 구조의 반도체 패키지와 그 제조방법에 관한 것으로서, 소정의 크기를 갖는 글래스와, 이 글래스에 접착수단으로 부착되고 입출력용 전도성을 갖는 부재와, 이 부재의 양쪽단 테두리에 노출된 전도성을 절을 따라 범퍼 용착으로 부착되는 반도체 험과, 상기 반도체 험 주변의 부재상으로 노출된 전도성을 절에 부착된 다수의 인출단자로 구성된 것을 특징으로 반도체 패키지 및 그 제조방법을 제공하고자 한 것이다.

도표도

도 1

설명

반도체 패키지, COO, 글래스, 부재

영세서

도면의 각표와 설명

도 1은 본 발명에 따른 반도체 패키지의 일실시예를 나타내는 단면도.

도 2는 본 발명에 따른 반도체 패키지의 다른 실시예를 나타내는 단면도.

도 3은 본 발명에 따른 반도체 패키지의 또 다른 실시예를 나타내는 단면도.

도 4는 본 발명에 따른 반도체 패키지의 또 다른 실시예를 나타내는 단면도.

도 5는 증례의 반도체 패키지를 나타내는 단면도.

<도면의 주요 부분에 대한 부호의 설명>

12 : 글래스	14 : 회로필름
15 : 전도성 패턴	16 : 접착제
17 : 필름	18 : 범퍼
20 : 코팅재	22 : 면
24 : 반도체 험	26 : 인출단자
28 : 전도성 잉크	30 : 커버코트
32 : 인쇄회로기판	
100,200,300,400 : 반도체 패키지	

불법의 상세한 설명

설명의 목록

온라인 솔루션 기술 및 그 분야의 종류기술

영상적으로 CCD 반도체 패키지는 일면에 부착된 클래스를 통하여 반도체 침이 노출된 패키지로서, 디지털 카메라 등 화상을 다루는 기기에서 반도체 침이 클래스를 통하여 입사되는 광신호를 수신하는 역할을 하게 된다.

다음과 같다. 제100조(제1항)에 따른다.

상기 리드프레임의 리드(36)와 상기 반도체 철(24)과, 상기 리드프레임의 리드(36)와 상기 반도체 리드프레임의 첨탑재판(34)상에 부착된 반도체 철(24)과, 상기 리드프레임의 리드(36)와 상기 반도체 리드프레임의 첨탑재판(34)상에 부착된 반도체 철(24)과, 상기 리드(36)와 첨탑재판(34)을 물딩하고 있는 수지(40) 철(24)의 본딩패드간에 연결된 와이어(38)와, 상기 리드(36)와 첨탑재판(34)을 물딩하고 있는 수지(40)에 외곽단이 물려져 부착된 글래스(12)로 구성되어 와, 상기 리드(36)의 상면을 물딩하고 있는 수지(40)에 외곽단이 물려져 부착된 글래스(12)로 구성되어 있다.

따라서, 상기 글래스(12)를 통하여 반도체 첨(24)이 노출된 상태가 되는 바, 상기 반도체 첨(24)은 기기의 완성 후를 글래스(12)를 통하여 수신하게 된다.

그러나, 상기와 같은 종래 구조의 반도체 페키지는 두께가 두껍고 인출단자의 수가 적으며, 크기가 크기 때문에 집약적 발달로 인한 광학기기 및 전자기기의 고기능화, 소형화 추세에 적합하지 못한 단점이 있다.

• AI 기반으로 예상되는 기술적 전망

따라서, 본 발명은 상기와 같은 단점을 감안하여 회로필름 또는 인쇄회로기판, 전도성일크등 얇은 부재를 사용하여 보다 경박단소화된 크기와 두께, 그리고 보다 많은 인출단자수를 갖도록 한 CCD 반도체 패키지 및 그 제조방법을 제공하는데 그 목적이 있다.

한국의 구상 미술

특히, 삼국 시대의 고구려(323)와 죠와(375)는 위에 동일한 드래프트의 클래스(12)가 평행하게 삽입되어 부착된다.

더욱 바람직하게는, 상기 코팅재(20)가 내부로 넘치는 것을 방지하고자, 상기 부재와 협(24)간에 융착된다.

범퍼(18)의 안쪽을 따라 림(22)이 부딪친다. 상기한 목적을 달성하기 위한 본 발명의 반도체 패키지 제조방법은 다수의 반도체 패키지 영역이 형성된 스트립 형태의 글래스(12)에 중앙이 개방되고 전도성 물질이 노출되게 식각 처리된 부재를 접착수단(16)으로 부착하는 공정과, 상기 개방된 부재의 중앙 테두리면으로 노출된 전도성을 절을 따라 범퍼(18)를 용착시켜 반도체 첩(24)을 부착하는 공정과, 상기 반도체 첩(24) 주변의 부재상으로 노출된 부재의 전도성을 물질(15)에 다수의 인클란자(26)를 부착하는 공정과, 상기 스트립 형태의 글래스(12)를 반도체 패키지 틀(14)에 수인하는 공정으로 이루어진 것을 특징으로 한다.

바람직하게는, 상기 인출단자(26) 부착 공정전에 부재와 첨(24)간에 응착되어 있는 범퍼(18)를 따라 코팅 폴(20)을 롤터하는 공정이 진행된다.

더욱 바람직하게는, 상기 부재에 범퍼(18)를 응착시켜 반도체 첨(24)을 부착하는 공정전에 상기 코팅재(2)의 클러시 코팅재(20)가 내부로 넘치는 것을 방지하고자 첨(24)과 부재간에 응착된 범퍼(18) 양쪽을 따라 면(22)을 형성하는 공정이 진행된다.

여기서 그 단계를 신시아로서 첫째한 도명을 찬조로 더욱 살세하게 묘사하면 다음과 같다.

부한 도 1은 본 발명에 따른 반도체 패키지의 일실시예를 나타내는 단면도로서, 상기 반도체 패키지(100)는 소정의 크기를 갖는 글래스(12)와, 중앙이 절개되어 개방된 형태로서 상기 글래스(12)에 패키지(18)의 용학으로 부착된 회로필름(14)과, 이 회로필름(14)의 중앙 개방부 테두리단에 있는 전착제와 같은 접착수단(16)으로 부착된 반도체 철(24)과, 상기 회로필름(14)의 일면으로 노출되어 있는 패(18)의 용학으로 부착된 반도체 철(24)과, 상기 회로필름(14)의 일면으로 노출되어 있는 패(18)의 용학으로 부착되는 다수의 인출단자(26)로 구성된다.

더욱 상세하게는, 상기 회로필름(14)은 필름(17)과, 이 필름(17)의 일면상에 설치되었던 전도성판면(15)을 이용하여 전기로써, 상기 필름(17)의 반대측면으로 전도성판면(15)이 등간격으로 노출되어진다.

따라서, 상기 회로필름(14)의 중앙 개방부 테두리단으로 노출된 전도성패턴 (15)부위에 반도체 챕(24)이
마크(18)의 융합으로 형성된다.

설정으로, 상기와 같이 제조된 반도체 패키지에서 글래스(12)는 반도체 패키지의 전체 면적에 걸쳐 부설된 것으로, 그립기(10)에 따른 구조로 부설된다.

제2부 제작자와 관객, 그들이 만드는 영화와 관객의 제작방법에 대해서는 제3부에 설명한다.

여기서 상기와 같은 구조의 반도체 패키지의 세로조립에 대하여 설명한다.

다음으로, 상기 흐로필름(14)의 중앙 개방부 테두리단으로 노출된 전도성페인트(15) 부위에 범퍼(18)를 용착시켜 바운체 혼(24)을 부착시킨다.

이어서, 상기 반도체 첨(24) 주변으로 노출된 상기 회로필름(14)의 전도성 패턴(15)에 슬더볼과 같은 인출 단자(26)를 노출시킴에 따라, 두 1기에 도시한 반도체 패키지(100)가 완성된다.

여기서 그 대체로 끝을 넘는다. 페리지의 다른 설시예를 청난한 도 2를 참조로 설명하면 다음과 같다.

여기서 본 팔당에 따른 반도체 패키지의 다른 특징에 대해서는 그림 22를 참조하라.
다른 실시예로서의 반도체 패키지(200)는 일실시예의 반도체 패키지와 같이, 소정의 크기를 갖는 글래스(12)와, 중앙이 절개되어 개방된 형태로서 상기 글래스(12)에 접착제(16)와 같은 접착수단으로 확된 회로필름(14)과, 이 회로필름(14)의 중앙 개방부 데두리단 노출된 전도성 패턴(15)에 범퍼(18)의 확으로 복착된 반도체 첨(24)과, 상기 반도체 첨 주변의 회로필름(14)상으로 노출된 전도성 패턴(15)에 따라 확되는 다수의 인출단자(26)로 구성하되, 상기 범퍼(18)간의 소트 방지를 위하여 각 범퍼(18)를 따라 범재(20)가 물딩되고, 이 코팅재(20)가 반도체 첨(24)과 글래스(12)간의 내부공간으로 범립하는 것을 방지하기 위하여 상기 회로필름(14)의 중앙 개방부 양쪽단과 범퍼(18)의 양쪽부위를 따라 멍(22)이 형성된다.

여기서 삼기 다른 실시예로서의 반도체 패키지의 제조방법을 설명하면 다음과 같다.

다음으로, 상기 회로필름(14)의 중앙 개방부 안쪽면을 따라 회로필름(14)의 두께보다 높은 멤(22)을 형성한 다음, 상기 회로필름(14)의 중앙 개방부 테두리단으로 노출된 전도성패턴(15) 부위에 범퍼(18)를 응착시켜 반도체 첨(24)을 부착시킨다.

이어서, 상기 범퍼(18)를 외부로부터 보호하고, 범퍼(18)간의 쇼트를 방지하며, 내부로 이물질의 침투를 방지할 수 있도록 범퍼(18)를 따라 철연물질인 코팅재(20)를 올딩시킨다.

마지막으로, 상기 반도체 첨(24) 주변으로 노출된 회로필름(14)의 전도성파티(15)에 슬더블과 같은 인출 단자(25)를 보조시킴에 따라 첨부한 도 29의 반도체 패키지(200)가 완성된다.

여기서는 복수형태의 다른 형식을 철분화도 3을 참조로 설명하면 다음과 같다.

여기서, 또 다른 실시예로서의 반도체 패키지의 제조방법은 상술한 일실시예와 다른 실시예의 방법과 동일하고, 단지 클래스(12)를 미리 소정의 면적으로 소ing하여 인쇄회로기판(32)의 중앙 개방부에 평행하게 삽입 부착시키는 공정이 선별된 점에서 차이가 있는 바, 클래스(12)가 인쇄회로기판(32)과 동일한 삽입부착되며, 여기에 반도체 패키지의 자체 두께는 더욱 감소된다.

첨부한 도 4를 참조로 본 발명의 또 다른 실시예를 설명하면 다음과 같다.
먼저, 스트립 형태의 글래스(12)를 구비하거나, 또는 글래스(12)를 반도체 패키지 영역 단위로 미리 소임

다음으로, 상기 글래스(12)의 일면에 전도성의 금속 알갱이를 포함하는 전도성 잉크(28)를 바르고, 반도체 첨 부착영역과 인출단자 부착영역을 제외한 부위에 커버코트(30)를 도포한다.

이어서, 상기 커버코트(30)상으로 노출된 반도체 첨 부착 영역으로서의 전도성 잉크(28)에 반도체 첨(24)을 부착하고, 반도체 첨(24) 주변의 커버코트(30)상으로 노출된 인출단자 부착 영역에 인출단자(26)를 부착함으로써, 첨부한 도 40에 도시한 반도체 패키지(400)가 완성된다.

상기 반도체 패키지(400)에서 사용된 커버코트(30)와 전도성 잉크(28)로 구성된 부재는 상기 회로필름(14)과 인쇄회로기판(32) 부재보다 얇기 때문에, 반도체 패키지(400)는 보다 경박단소화를 실현하여 제조된다.

설명의 표지

이상에서 본 바와 같이, 본 발명에 따른 반도체 패키지 및 그 제조방법에 의하면, 회로필름, 인쇄회로기판, 전도성 잉크를 얇은 부재를 사용하여 반도체 첨이 외부로 노출되게 그리고 보다 크기와 두께를 감소시켜 반도체 패키지를 제조함에 따라, 반도체 첨의 열방출을 극대화시킬 수 있고, 경박단소화를 실현할 수 있고, 또한 상기 부재에 부착되는 글래스는 반도체 패키지의 강성유지 역할을 수행할 수 있는 장점이 있다.

(5) 청구의 범위

청구항 1. 소정의 크기를 갖는 글래스와;

상기 글래스에 접착수단으로 부착되고 입출력용 전도성 물질을 포함하는 부재와;

상기 부재의 한쪽단 테두리에 노출된 전도성 물질을 따라 범퍼 용착으로 부착되는 반도체 첨과;

상기 반도체 첨 주변의 부재상으로 노출된 전도성 물질에 부착된 다수의 인출단자로 구성된 것을 특징으로 하는 반도체 패키지.

청구항 2. 제 1 항에 있어서, 상기 부재는 필름의 일면에 전도성 패턴이 식각처리된 회로필름인 것을 특징으로 하는 반도체 패키지.

청구항 3. 제 1 항에 있어서, 상기 부재는 수지층과, 수지층을 중심으로 식각처리된 전도성 패턴과, 이 전도성 패턴의 일부를 노출시키며 수지층상에 도포된 커버코트로 구성된 인쇄회로기판인 것을 특징으로 하는 반도체 패키지.

청구항 4. 제 1 항 또는 제 3 항에 있어서, 상기 인쇄회로기판의 중앙 절개부위에 동일한 두께의 글래스가 평행하게 삽입 부착된 것을 특징으로 하는 반도체 패키지.

청구항 5. 제 1 항에 있어서, 상기 부재와 첨간에 용착되어 있는 범퍼를 따라 코팅재가 둘딩된 것을 특징으로 하는 반도체 패키지.

청구항 6. 제 1 항에 있어서, 상기 부재와 첨간에 용착된 범퍼의 안쪽꼴을 따라 뱀이 형성된 것을 특징으로 하는 반도체 패키지.

청구항 7. 소정의 면적을 갖는 글래스와;

상기 글래스에 도포되는 입출력용 전도성 물질과;

상기 전도성 물질상에 일부가 노출되게 도포된 커버코트와;

상기 커버코트의 한쪽단 테두리로 노출된 전도성 물질을 따라 부착된 반도체 첨과;

상기 반도체 첨 주변의 커버코트상으로 노출된 전도성 물질에 부착된 다수의 인출단자로 구성된 것을 특징으로 하는 반도체 패키지.

청구항 8. 제 7 항에 있어서, 상기 전도성 물질은 금속 알갱이를 포함하는 전도성 잉크인 것을 특징으로 하는 반도체 패키지.

청구항 9. 다수의 반도체 패키지 영역이 형성된 스트립 형태의 글래스에 중앙이 개방되고 전도성 물질이 노출되게 식각 처리된 부재를 접착수단으로 부착하는 공정과;

상기 개방된 부재의 중앙 테두리면으로 노출된 전도성 물질을 따라 범퍼를 용착시켜 반도체 첨을 부착하는

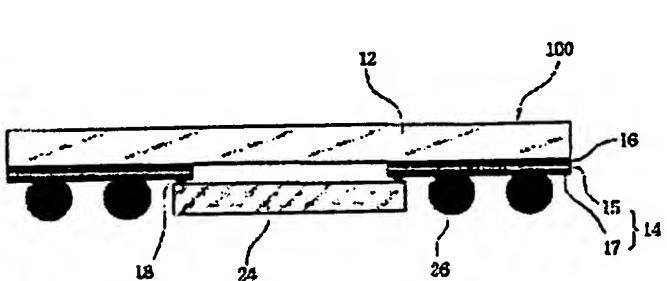
공정과:

상기 반도체 첨 주변의 부재상으로 노출된 부재의 전도성률침에 다수의 인출단자를 부착하는 공정과:
상기 스텝형 형태의 글래스를 반도체 패키지 영역 단위로 소잉하는 공정으로 이루어진 것을 특징으로 반
도체 패키지 제조방법.

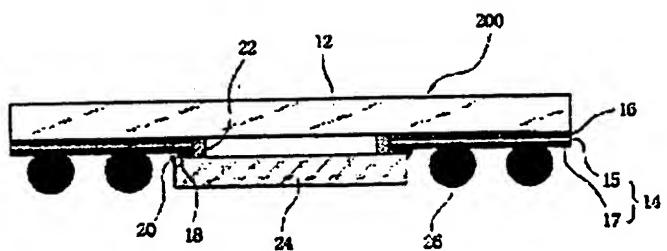
청구항 10. 제 9 항에 있어서, 상기 인출단자 부착 공정전에, 부재와 첨간에 응축되어 있는 범퍼를 따
라 코팅재를 물당하는 공정이 진행되는 것을 특징으로 하는 반도체 패키지 제조방법.

청구항 11. 제 9 항에 있어서, 상기 부재에 범퍼를 응축시켜 반도체 첨을 부착하는 공정전에, 첨과 부
재간에 응축된 범퍼 양쪽 클레를 따라 면을 형성하는 공정이 진행되는 것을 특징으로 하는 반도체 패키지
제조방법.

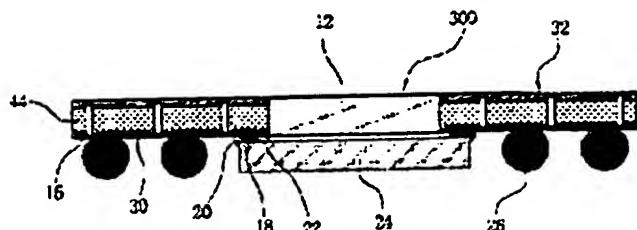
도면1



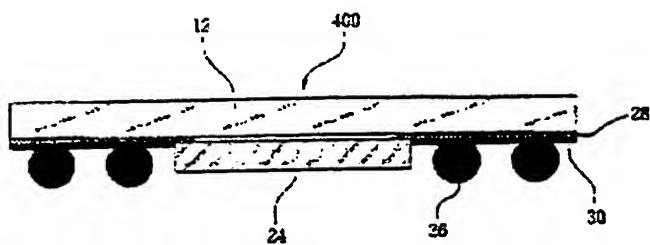
도면2



도면3



도면



도면

